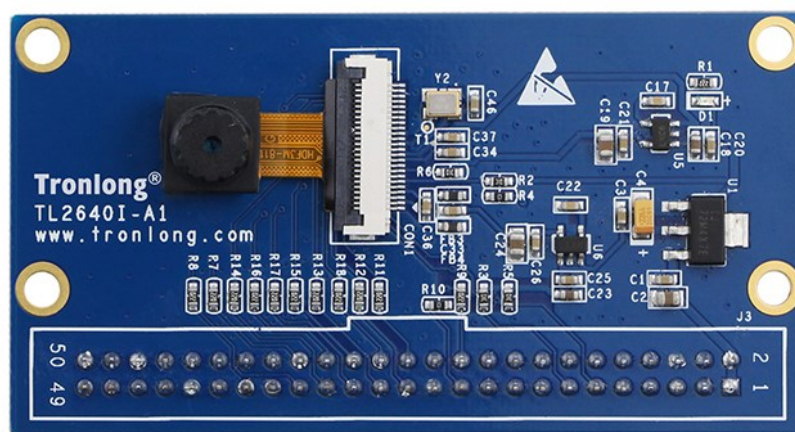


TL2640I

CMOS摄像头模块规格书



Revision History

Draft Date	Revision No.	Description
2018/05/10	V1.3	1. 调整格式。
2017/07/26	V1.2	1. 修改版本。
2016/03//31	V1.1	1. 修改版本。
2014/03/25	V1.0	1. 初始排版。

目 录

1	产品介绍.....	4
2	产品特性.....	4
3	产品参数.....	5
4	机械尺寸图.....	6
5	模块连接器引脚定义.....	7
6	底板连接器引脚定义.....	8
7	增值服务.....	8
	更多帮助.....	10

1 产品介绍

OV2640 是世界上第一个 1/4 英寸 2 百万像素视频传感器，同时是 OmniVision 最新的 2.2 微米 OmniPixel2™架构的视频传感器。可以组装成 8×8 毫米插座产品，高度更是低至 5 毫米，是目前最薄的摄像头模块之一。拥有最优的传感器尺寸，和嵌入式压缩引擎，易升级而不需要修改硬件或机械尺寸。

OV2640 利用许多高级工艺和先进的 OmniPixel2 架构，包括更有活力的颜色，和 zero-gap 微透镜结构，增加填充因数以及量子，形成一个 2.2 微米小而高敏感度的像素，很好的改善了显示效率和显示效果。除了 OmniPixel2 架构带来的好处，OmniVision 还集成先进的图像信号处理块(OmniQSP™)，大大提高了摄像性能。

2 产品特性

TL2640I 是广州创龙基于 OV2640 进行设计的摄像头模块，和广州创龙的 OMAP-L138/AM1808/C6748、AM437x 等开发板配套使用，可以缩短客户开发时间，让产品快速上市。

模块特性

- ✓ 可支持 200 万像素；
- ✓ 分辨率可高达 1600x1200，同时支持 320x240、640x480、800x600、1024x768、1280x1024；
- ✓ 帧率可达 30 帧/秒，最高帧率可达 60 帧/秒。

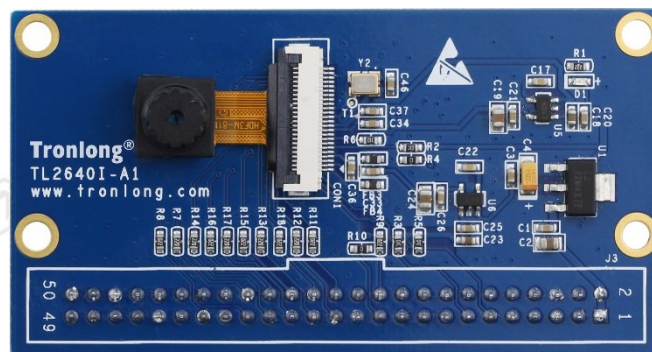


图 1 模块正面图

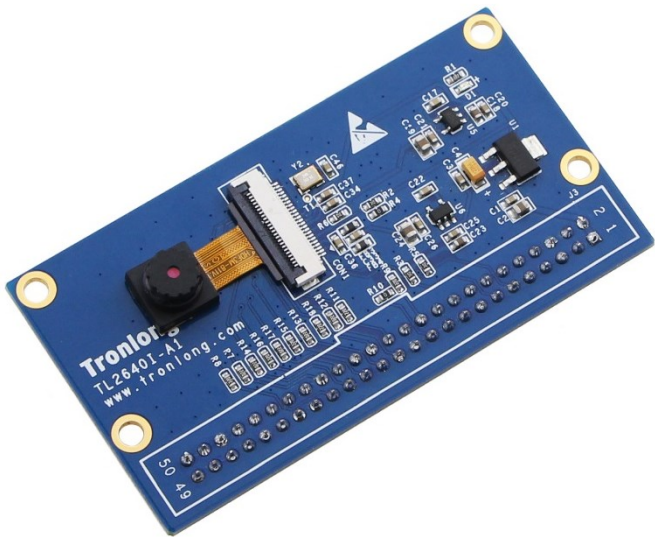


图 2 模块侧面图 1

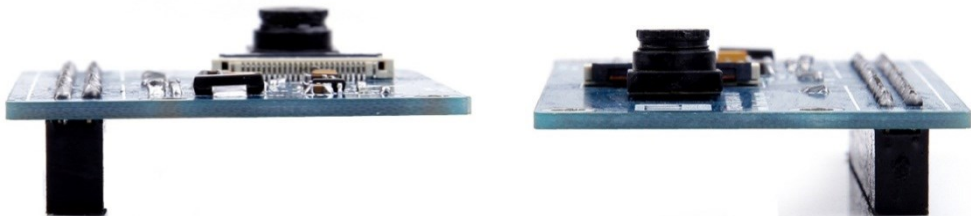


图 3 模块侧面图 2

3 产品参数

表 1

Array ize	UXGA	1600 × 1200
Power Supply	Core	1.3VDC ±5%
	Analog	2.5~3.0VDC
	I/O	1.7V to 3.3V
Power Requirements	Active	125mW (for 15 fps,UXGA YUV mode)
		140mW (for fps, UXGA compressed)
	Standby	900μA
Imperature Tange	Stable Image	0°C to 50°C

Output Formats (8-bit)		YUV(422/420)YCbCr422; RGB565/555; 8-bit compressed data; 8-/10-bit Raw RGB data;
Lens Size		1/4 "
Chief Ray Angle		25°non-linear
Maximum Image Transfer Rate	UXGA/SXGA	15 fps
	SVGA	30 fps
	CIF60	60 fps
Sensitivity		0.6 V/Lux-sec
S/N Ratio		40 dB
Dynamic Range		50dB
Scan Mode		Progressive
Maximum Exposure Interval		1247 x tROW
Gamma Correction		Programmable
Pixel Size		2.2μm × 2.2μm
Dark Current		15mV/s at 60°C
Well Capacity		12Ke
Fixed Pattern Noise		<1% of V PEAK-TO-PEAK
Image Area		3590μm × 2684μm
Package Dimensions		5725μm × 6285μm

4 机械尺寸图

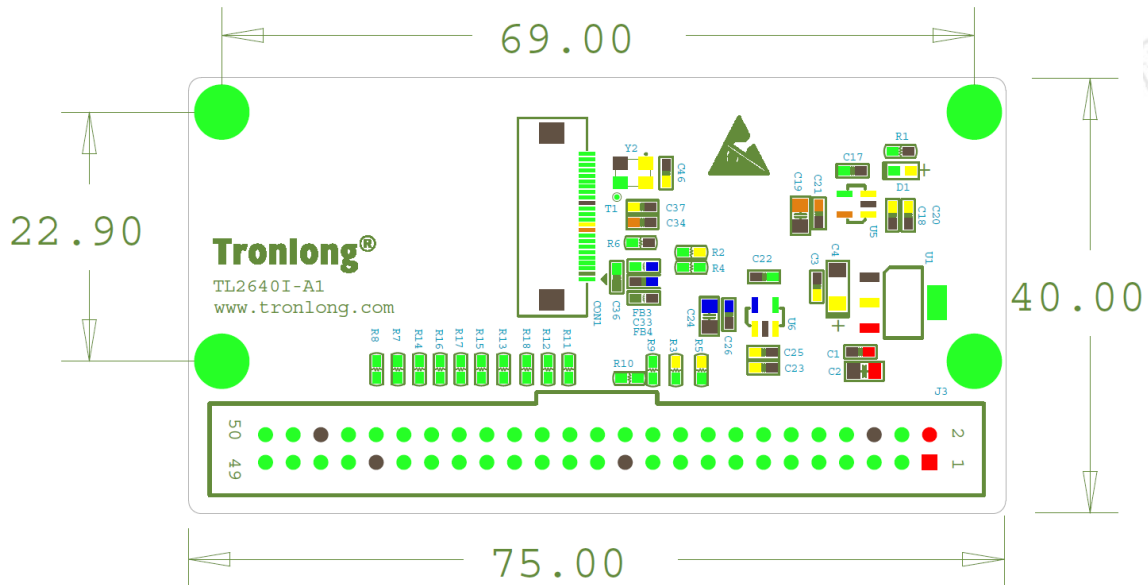


图 4 机械尺寸图

5 模块连接器引脚定义

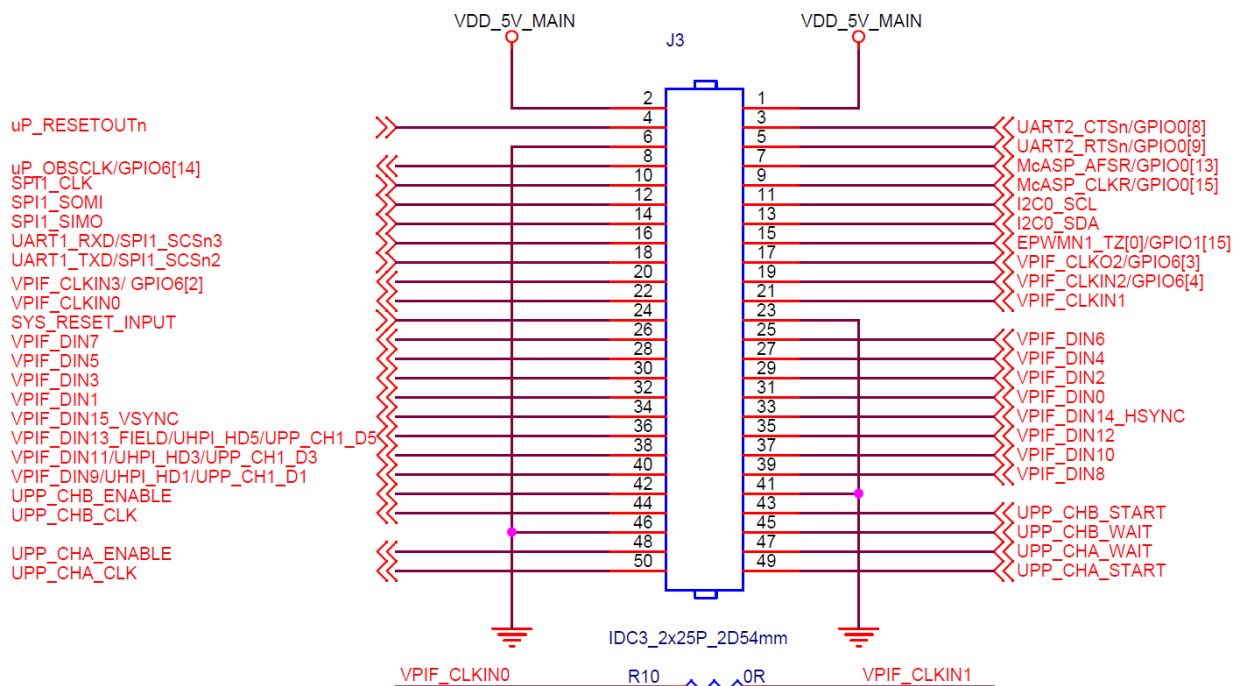


图 5 模块连接器引脚定义

VPIF总线引脚定义 (J3接口)	TL2640引脚名称	引脚说明
I2C0_SDA	SIO_D	I2C数据线
I2C0_SCL	SIO_C	I2C时钟线
uP_RESETOUTn	Reset	复位
VPIF_DIN5_VSYNC	VSYNC	场同步
VPIF_DIN14_HSYNC	HSYNC	行同步
VPIF_DIN7	D7	数据线
VPIF_DIN6	D6	数据线
VPIF_DIN5	D5	数据线/串行数据口
VPIF_DIN4	D4	数据线
VPIF_DIN3	D3	数据线
VPIF_DIN2	D2	数据线
VPIF_DIN1	D1	数据线
VPIF_DIN0	D0	数据线
VPIF_CLKIN0/GPIO6[7]	PCLK	像素时钟

备注：引脚前有数字“3”的说明使用了此引脚。

图 6 信号定义列表

6 底板连接器引脚定义

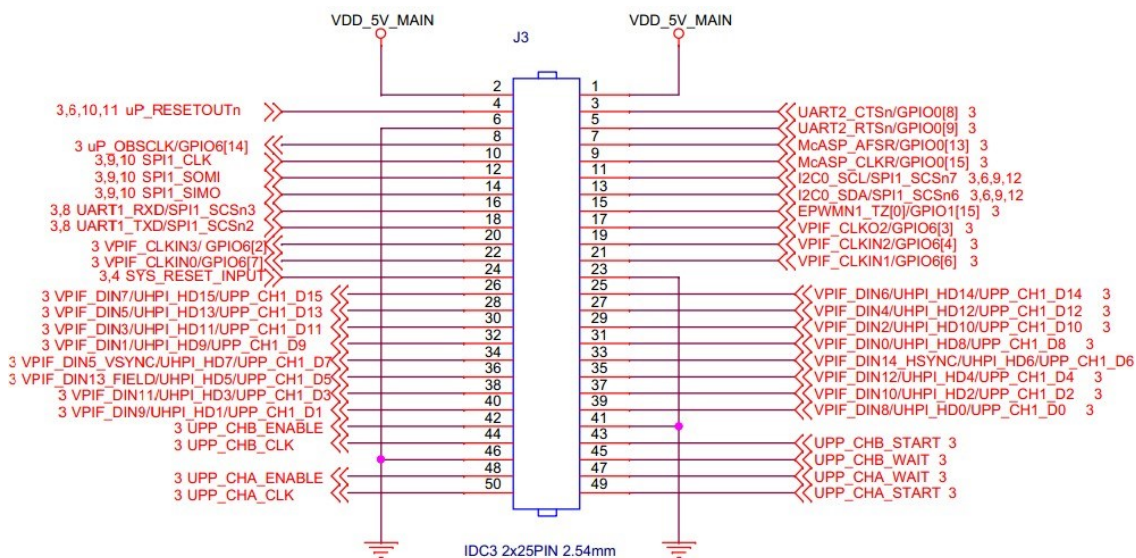


图 7 开发板 J3 连接器

7 增值服务

- 主板定制设计
- 核心板定制设计
- 嵌入式软件开发

- 项目合作开发
- 技术培训

更多帮助

销售邮箱: sales@tronlong.com

技术邮箱: support@tronlong.com

创龙总机: 020-8998-6280

技术热线: 020-3893-9734

创龙官网: www.tronlong.com

技术论坛: www.51ele.net

线上商城: <https://tronlong.taobao.com>